

次世代ナノインプリント用モールドの開発

東北大学 学際科学フロンティア研究所 木野 久志

1. はじめに

半導体集積回路は家電製品から自動車、スマートフォンなど、社会を支えるあらゆる製品に欠かせない存在となっている。半導体集積回路は 10 億を超えるトランジスタと呼ばれる素子によって構成されている。このような大規模な集積回路は微細なパターンを一括で形成可能なフォトリソグラフィ工程によってその作製が実現されている。フォトリソグラフィ工程によって形成されるパターンサイズは主として光源波長によって決定するが、コストに見合った短波長化の限界が訪れつつある。そこで、光源波長に依存しないパターン形成技術としてナノインプリント技術が注目されている。ナノインプリントではナノスケールの凹凸を有するモールドを樹脂に押し当て、モールド形状を転写することで微細パターンを形成する手法である。

本研究では現状のナノインプリント用モールドの課題解決を図り、次世代、次々世代の半導体集積回路製造に適用可能なナノインプリント用超高精度ハイブリッドモールドを開発する。

2. 目的

本研究の目的は次世代のナノインプリント工程に適合したモールドの開発である。一般的なナノインプリント技術を用いたパターン形成工程の断面模式図を図 1 に示す。はじめにシリコン基板上に感光性樹脂を塗布し、石英モールドを圧着させる。その後、モールド越しに紫外光を照射し感光性樹脂を硬化させ、モールドを取り外す。この際、樹脂噛みによって残った樹脂も感光するため、樹脂の残渣が発生する。この残渣除去のために試料全体をエッチングすることでパターンが完成する。このようにインプリント技術はモールドに形成された凹凸形状を転写することで光源の波長に依存することなく極微細パターンを形成することが可能である。しかしながら、図 1(d)に示すエッチング工程は本来残したい樹脂パターンまでエッチングするため、現状のナノインプリント技術ではモールドに完全に追従したパターン形成が困難となっている。

そこで、本研究では図 2 に示すようなハイブリッドモールドによるナノインプリント技術を提案する。従来のナノインプリント用モールドは石英の単一材料で構成されていたが、本研究では石英基板上にシリコンの凸部を有するハイブリッドモールドを開発し、樹脂残渣除去の際の樹脂パターンエッチングの問題を解決する。基本的なナノインプリント工程は従来と同様であるが、図 2(b)においてシリコンは紫外光を遮光するため、モールドの凸部に挟まれた樹

脂は感光しない。そのため、図 2(d)の工程において、現像液に浸漬させるだけで選択的に樹脂残渣のみが除去され、真にモールド形状に沿ったパターンが形成される。

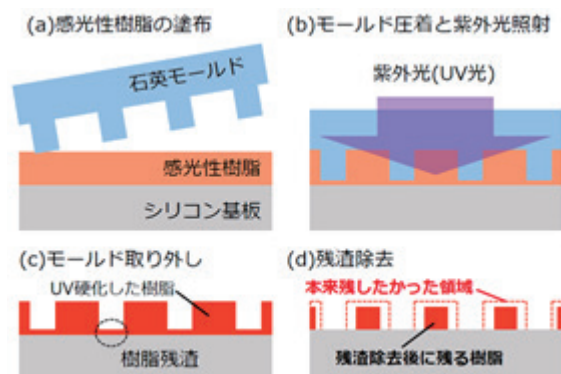


図 1 一般的な石英モールドを用いたナノインプリント工程の断面模式図

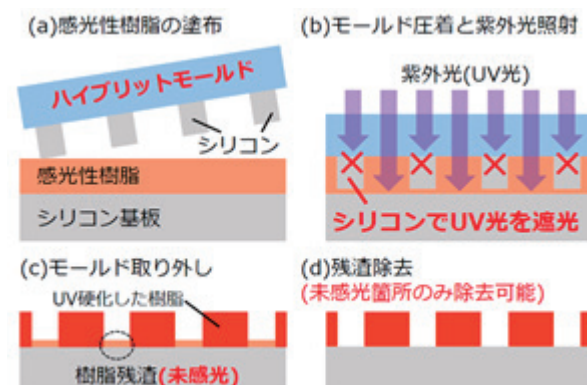


図 2 提案するハイブリッドモールドを用いたナノインプリント工程の断面模式図

一方、モールド形状に沿ったパターンが形成されるということはモールド形状が非常に重要であることを意味する。微細トレンチなどのシリコンエッチングでは異常形状の発生が度々確認される。このような異常形状はナノインプリントのモールドには不適切である。一般に、集積回路形成のためのシリコンのエッチングはプラズマを用いて行われるが、異常形状はプラズマ中のイオンと電子の追従可能周波数の違いによって生じる。そこで、本研究では用いるイオン種に応じて電源周波数を調整し、プラズマ空間を最適化することで、ナノスケールで異常形状のない超高精度ハイブリッドモールドを実現する。

3. 実用的な価値、実用化の見込など

半導体集積回路形成のためのフォトリソグラフィ技術は主として光源の短波長化によってなされてきた。現在も光源の短波長化は続いており、極端紫

外光(EUV)を用いたリソグラフィ装置が露光装置のシェアにおいて1位であるASMLによって開発されている。EUV露光装置は本命の次世代リソグラフィ装置とされているが、利用可能なメーカーは極々一部に限られるほどにコストが高い[1]。一方でナノインプリントの開発も活発に行われており、残渣除去の問題に対しても様々なアプローチがなされている。例えば、パターン形成用樹脂とハードマスク層の多層構造をプラズマによって垂直にエッチングすることで樹脂残渣除去工程によるパターン寸法の縮小問題を解決する方法などが提案されている[2]。しかしながら、この方法は複雑であるため、コスト増とスループット低下を招く。

本研究での提案するハイブリッドモールドを用いたナノインプリント技術は、他の手法と同等の解像度を得ながらも、スループットやコスト面で非常に優れた手法であると考えられる。

本研究での提案は新構造モールドであるため、既存のナノインプリントのシステムを流量できる。そのため、実用化の点においても非常に高い見込みを得ることが出来る。

4. 研究内容の詳細

本研究で提案するハイブリッドモールドは図3に示す工程で作製する。はじめに、紫外光に対しても高い透過性を有する合成石英基板上に多結晶シリコンをLP-CVD(Low Pressure Chemical Vapor Deposition)法で堆積する。図4に合成石英基板上に多結晶シリコンを堆積した試料を示す。透明ながらも多結晶シリコン膜による干渉および吸光による有色が確認できる。多結晶シリコン膜の堆積後、電子線リソグラフィにより100 nm以下の微細パターンを形成する。次に、電子線リソグラフィで形成した微細パターンを基に、ICP-RIE(Inductive Coupled Plasma Reactive Ion Etching)により多結晶シリコンをエッチングする。最後に、裏面の多結晶シリコンを除去することで提案するハイブリッドモールドが完成する。以降では電子線リソグラフィ工程とICP-RIEにより多結晶シリコンのエッチング工程に関しての詳細を述べる。

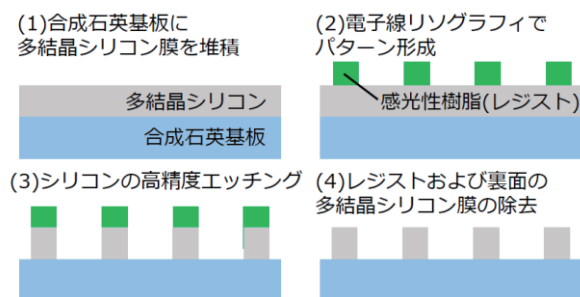


図3 ハイブリッドモールドの作製工程

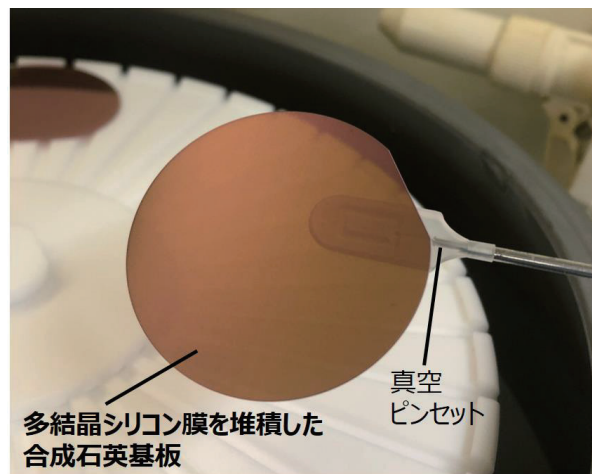


図4 多結晶シリコン膜を堆積した合成石英基板

前項で述べたように、フォトリソグラフィ技術の微細化は光源の短波長化によってなされてきた。一方、極短波長光源として電子線が知られており、一般的な縮小露光と比較して、非常に微細なパターンを達成できる。しかしながら、一筆書きの要領で露光していくため、描画時間が膨大という欠点を有する。以上のような特徴から、フォトリソグラフィにおけるレチクル作製や、ナノインプリントのパターン形成によく用いられる。本研究でも微細パターン形成に電子線リソグラフィ技術を用いた。電子線リソグラフィにおいて、絶縁基板などによるチャージアップと呼ばれる電子の帯電は非常に重要な課題として挙げられる。

一般に、石英基板などの絶縁基板上に電子線リソグラフィを行う場合、レジスト表面に導電性薄膜を塗布することでチャージアップを防止する。しかし、一般的なナノインプリントモールドのように石英基板上にパターンを形成する場合、図5に示すように、レジスト表面に導電性薄膜を塗布してもチャージアップを完全に防ぐことは困難である。

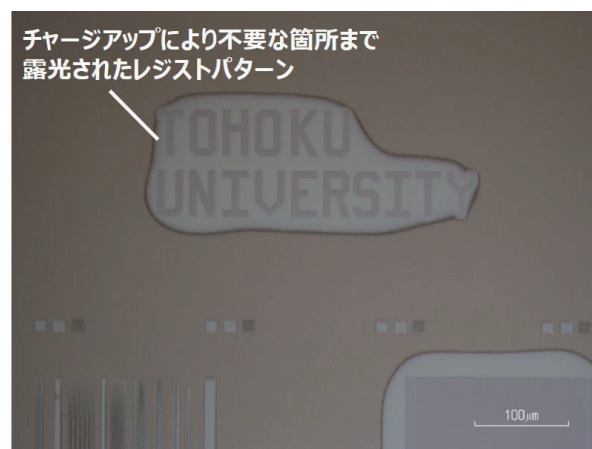


図5 石英基板上に電子線リソグラフィで形成したレジストパターン

本研究で提案するハイブリッドモールドの作製において、合成石英基板上への多結晶シリコン膜の堆積は、インプリント時の残渣を感光させないことが

第一の目的である。しかし、比較的導電率の低い多結晶シリコン膜を堆積させることで電子線による石英基板上でのチャージアップを低減させる効果も期待できる。図 6 に多結晶シリコン膜を堆積した合成石英基板上への電子線リソグラフィの結果を示す。図 5 と同様にレジスト表面には導電性薄膜を堆積している。この導電性薄膜の抵抗率は約 250 Ωcm である。また、電子線リソグラフィは 100 kV のエネルギーで 2 nA の電流値で行った。図 5 と比較して、明らかにチャージアップの影響を抑制出来ていることが確認できる。チャージアップを抑制する手法としては電流値を低く抑える手段もあるが、電流値を下げると描画のスループットが下がり、生産性の低下を招く。本提案構造であれば大電流による高いスループットも実現可能である。



図 6 多結晶シリコン膜を堆積した石英基板上に電子線リソグラフィで形成したレジストパターン

次に、多結晶シリコン膜のエッチング工程について述べる。一般にプラズマを用いた装置では高周波電源の周波数として 13.56 MHz が用いられる。しかし、この周波数はプラズマ中の荷電粒子が追従できない周波数である。そのため、エッチングに寄与する荷電粒子の制御が困難となる。図 7 に 13.56 MHz の高周波電源を引き込み用電源として用いて作製したモールドの断面 SEM 写真を示す。図に示すように逆テーパ構造が確認できる。ナノインプリント技術において、逆テーパ構造はモールド剥離時のレジスト剥離を誘発する恐れがある。そこで、本研究では引き込み用の電源として、荷電粒子が十分に追従で可能な 380 kHz の高周波電源を用いた。本電源を用いて作製したモールドの断面 SEM 写真を図 8 に示す。図 7、図 8 とともにプラズマ生成コイル用の電源には 13.56 MHz を用いており、プロセスガスとして HBr を 5 mTorr の圧力で用いた。図 7 と比較して垂直に近い形状を得ていることが確認できる。本電源の周波数であれば荷電粒子は十分に追従できるので、電源の出力を調整することで、テーパ角のさらなる調整も可能と考えられる。

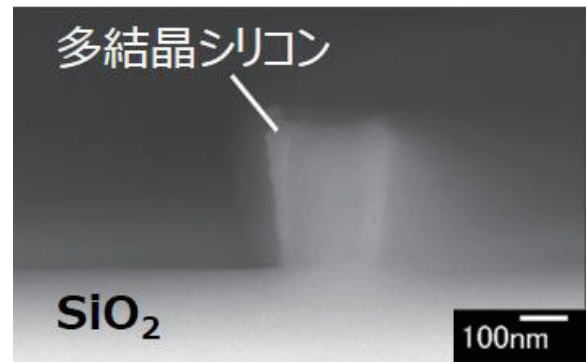


図 7 13.56 MHz 電源を用いて作製した多結晶シリコンピラーの断面 SEM 写真

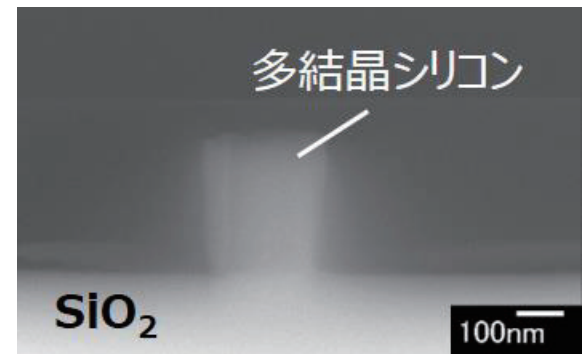


図 8 380 kHz 電源を用いて作製した多結晶シリコンピラーの断面 SEM 写真

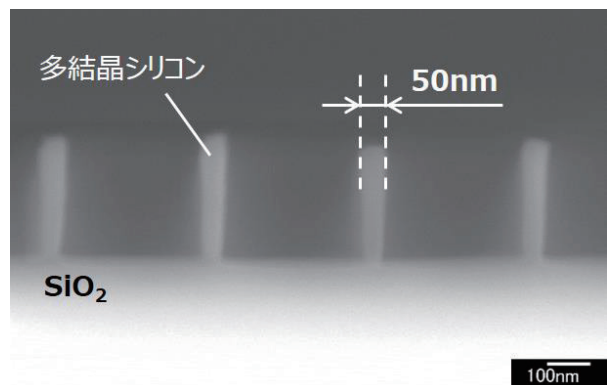


図 9 試作した 50 nm パターン形成用ハイブリッドモールドの断面 SEM 写真

これらのプロセス条件を用いて作製した微細ハイブリッドモールドの断面 SEM 写真を図 9 に示す。幅 50 nm の多結晶シリコンのピラーが石英基板上に形成されている様子が確認できる。テーパ形状も問題ないと考ええる。

最後に、本モールドの光学特性を図 10 に示す。測定には分光エリプソメーターを用いた。本研究で想定している紫外光は 300 nm 以下の波長であり、十分な遮光性を有していることが確認できる。

今後は本研究で試作したモールドを用いて、実際にインプリント工程を行い、多結晶シリコンで制御した感光の有無で効率的なレジスト残渣の除去を確認する予定である。

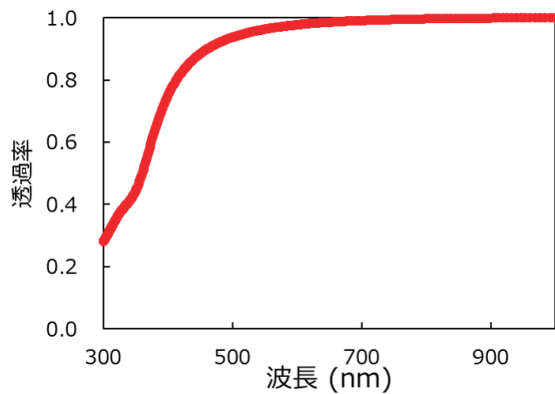


図 10 多結晶シリコン-合成石英の積層構造の透過率特性

5. まとめ(結言)

現在の高度情報化社会をハードウェア面から支える半導体集積回路において、微細パターン形成技術は非常に重要であり、光源の短波長化に依らないパターン形成技術が強く望まれている。そのような背景の下、ナノインプリント技術に高い注目が集まっている。しかしながら、レジスト残渣除去におけるレジストトリミングの問題など解決すべき課題は多い。本研究ではナノインプリント技術におけるレジスト残渣除去の課題に対し、多結晶シリコン-石英基板の積層構造を有するハイブリッドモールドを提案した。

提案するハイブリッドモールド作製のために電子線リソグラフィにおけるチャージアップの問題、プラズマ中の荷電粒子追従出来ないことによる形状以上の問題を解決し、幅 50 nm のモールドを作製した。また、作製したモールドの光学特性も問題ないことを確認した。

今後は作製したモールドを用いて実際のナノインプリント工程を行い、微細パターンを形成することでその実用性を実証する予定である。

6. 謝辞

本研究は公益財団法人金型技術振興財団の助成によってなされたものである。この場をお借りして御礼申し上げます。本研究の一部は東北大学大学院工学研究科附属マイクロ・ナノマシニング研究教育センターで遂行されたものである。また、本研究の一部は、東京大学 VDEC 活動を通して、日本ケイデンス株式会社の協力で行われたものである。

7. 参考文献

- [1] Watanabe, T. (2017). Current status and prospect for EUV lithography. *2017 7th International Conference on Integrated Circuits, Design, and Verification (ICDV), Icdv*, 2–7. <https://doi.org/10.1109/ICDV.2017.8188625>
- [2] Lee, J. J., Choi, K. B., Kim, G. H., Lee, S., & Cho, H. (2006). The UV-nanoimprint lithography with multi-head nanoimprinting unit for sub-50nm